

Digitalno upravljanje ispravljačem sa aktivnim oblikovanjem ulazne struje

Vladimir D. Šviković

Sadržaj — U radu je analizirano digitalno upravljanje ispravljačem sa visokim faktorom snage i malim harmoniskim izobličenjem ulazne struje. Za oblikovanje ulazne struje i regulaciju izlaznog napona koristi se boost konvertor. U radu su obrađene su dve tehnike programiranja struje kalema boost konvertora. Projektovan je digitalni regulator izlaznog napona, čime je osim regulacije izlaznog napona postignuta eliminacija uticaja talasnosti izlaznog napona na oblik ulazne struje. Predložen je način realizacije ispravljača i prikazani rezultati simulacije.

Ključne reči — BOOST konvertor, digitalno upravljanje, faktor snage, programiranje struje, THD.

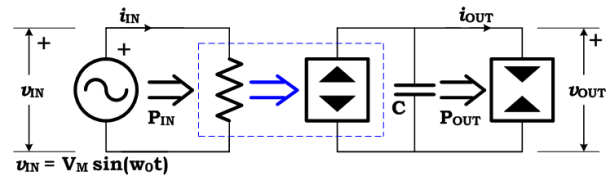
I. UVOD

SVAKI telekomunikacioni uređaj koji svoju funkciju realizuje nekim elektronskim sklopom zahteva jednosmerno napajanje. Realizacija jednosmernog napajanja najčešće se vrši pomoću transformatora, Grecovog diodnog mosta i stabilizatora. Za potrošače male snage (do reda 10 W) moguće je koristiti linearne regulatore, koji daju veoma stabilan jednosmeran napon napajanja. U sistemima veće potrošnje potrebno je kolo koje će moći da zadovolji specifikacije potrošača sa velikim koeficijentom korisnog dejstva (KKD). Kola koja se koriste u navedenim slučajevima su DC-DC konvertori.

Primarni cilj konvertora je da obezbedi konstantan napon na izlazu, što je moguće postići i linearnim regulatorima, ali pored toga potrebno je povećati koeficijent korisnog dejstva i emulirati realnu ulaznu impedansu, što nije moguće realizovati pomoću linearnih regulatora. Potrebno je regulisati ulaznu struju u ispravljač tako da konvertor postigne odgovarajuće standarde vezane za faktor snage (*Power Factor* - PF), kao i totalno harmonijsko izobličenje (*Total Harmonic Distortion* - THD) [1]. Zbog potrebe regulacije ulazne struje, sistem se najčešće koncipira tako da se kolo sastoji od dva DC-DC konvertora od kojih ulazni definiše ulaznu struju u uskim granicama, ali sa tolerantnim granicama opsega napona koji daje sledećem stepenu. Drugi DC-DC konvertor relativno stabilan napon predhodnog stepena dodatno stabilise i generiše konstantan napon u definisanim, uskim granicama.

Cilj rada je da se projektuje model ispravljača, snage 50 W koji će obezbediti da faktor snage bude veći od 0.98, a pritom da generiše izlazni napon u opsegu 40±3V u

stacionarnom režimu, odnosno 40±10V pri odskočnim promenama potrošnje od 25W. Kako će u narednim sekcijama biti pokazano, u cilju stabilizacije konvertora, potrebno je projektovati povratnu spregu po izlaznom naponu pomoću mikrokontrolera.



Sl. 1. Cilj rada – ekvivalentan sistem napajanja.

Na sl. 1 prikazano je željeno ponašanje sistema. Izvor energije, gledajući u kolo, vidi realnu impedansu, tako da svu snagu koju izvor v_{IN} preda virtuelnom otporniku, sistem preda izlazu, formirajući relativno stabilan izlazni napon v_{OUT} .

A. Definisane osnovnih pojmova konvertora

Visoka efikasnost konvertora je od esencijalnog značaja za obradu snage, što je i primarni cilj konvertora. Koeficijent kotisnog dejstva predstavlja meru kvaliteta koja govori koliko energije konvertor sam potroši pri obradi snage. Za konvertor kod koga je ulazna snaga P_{in} i izlazna snaga P_{out} , efikasnost konvertora je definisana jednačinom (1) [2]

$$\eta = \frac{P_{out}}{P_{in}} \quad (1)$$

Kako su gubici u konvertoru neizbežni usled disipacije na prekidačkim elementima, kao i gubici u klemu i kondenzatoru, efikasnost konvertora nikad nije 1. Međutim, uvodeći aproksimaciju da su sve komponente idealne, u daljem izlaganju smatrano je da je faktor efikasnosti 1.

Faktor snage predstavlja meru koliko je efektivno preneto energije između izvora i potrošača. Definicioni izraz je [2]

$$PF = \frac{P}{S} = \frac{P}{V_{IN}^{RMS} I_{IN}^{RMS}} \quad (2)$$

pri čemu je P srednja snaga koja se predaje opteretnoj mreži (definisana jednačinom (3)), S prividna snaga, V_{IN}^{RMS} efektivna vrednost ulaznog napona (jednačina (4)), I_{IN}^{RMS} efektivna vrednost ulazne struje (jednačina (5)) i T period mrežnog napona

$$P = \frac{1}{T} \int_{t_0}^{t_0+T} v_{IN}(t) i_{IN}(t) dt \quad (3)$$

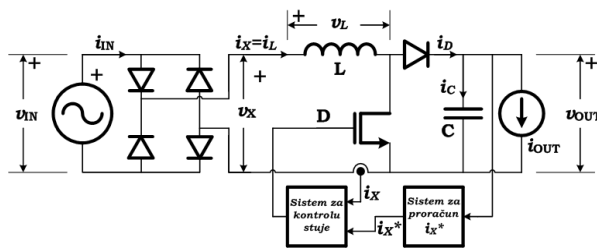
$$V_{IN}^{RMS} = \sqrt{\frac{1}{T} \int_{t_0}^{t_0+T} v_{IN}^2(t) dt} \quad (4)$$

$$I_{IN}^{RMS} = \sqrt{\frac{1}{T} \int_{t_0}^{t_0+T} i_{IN}^2(t) dt} \quad (5)$$

Totalno harmonijsko izobličenje predstavlja meru kojom se pokazuje koliki je procenat snage raspoređen na više harmonike ulazne struje i definiše se za sistem kod koga je ulazni napon sinusidalnog oblika. Smatra se da ne postoji jednosmerna vrednost struje. Definicioni izraz dat je jednačinom (6), gde je I_{IRMS} efektivna vrednost fundamentala ulazne struje [2]

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_{nRMS}^2}}{I_{1RMS}} = \frac{\sqrt{I_{IRMS}^2 - I_{1RMS}^2}}{I_{1RMS}} \quad (6)$$

II. STRUKTURA ISPRAVLJAČA



Sl. 2. Struktura ispravljača.

Na sl. 2 prikazana je struktura ispravljača. Ispravljač se sastoji od diodnog mosta, koji naizmenični napon v_{IN} transformiše u unipolarni v_X . Potom, se napon v_X , pomoću BOOST konvertora, stabilizuje i od energije koje on preda konvertoru formira se napon v_{OUT} po jednačini (6), gde je D odnos impulsa perioda kontrolne promenljive [3]

$$v_{OUT} = \frac{v_X}{1-D} \quad (6)$$

Prednost BOOST konvertora u odnosu na ostale konvertore je ta što na ulazu ima kalem koji obezbeđuje kontinualnu ulaznu struju malih varijacija na prekidačkoj učestanosti (obezbeđuje se kontrolom), tako da je snaga harmonika ulazne struje na multiplima prekidačke učestanosti mnogo manja od snage harmonika na multiplima mrežne frekvencije. Ova činjenica obezbeđuje da THD neće mnogo zavistiti od harmonika na prekidačkoj učestanosti. Pored toga, kolo za upravljanje prekidačem je izuzetno jednostavno.

Kako je težnja da izlazni napon bude stabilan, a ulazni je dvostruko ispravljena sinusoida, kontrolna promenljiva D , ne može biti konstantna u vremenu. Da bi sistem zadovoljio specifikacije za PF, ulazna struja treba da ima isti oblik kao i ulazni napon. Kontrola ulazne struje se ostvaruje preko kontrole struje kalema, odnosno i_X . Na osnovu analize u [2], ulazna struja ima globalni oblik definisan jednačinom (7), gde je ω_0 kružna učestanost mreznog napona i $I_M[n]$ amplituda u n -toj periodu

$$i_{IN} = I_M[n] \sin(\omega_0 t) \quad (7)$$

Povratna sprega vrši odabiranje izlaznog napona pri prolasku ulaznog kroz 0 (vidi [3]) i na osnovu istog proračunava $I_M[n]$ i formira i_X^* , koji ima isti oblik kao i v_X ,

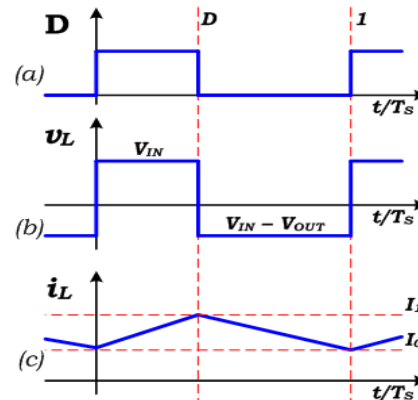
a amplitudu $I_M[n]$.

Na nivou prekidačke periode, struja i napon kalema su prikazani na sl. 3. Za vreme kada je prekidač uključen struja kalema raste pod uticajem ulaznog napona po jednačini (8), a kada je isključen opada pod uticajem ulaznog i izlaznog napona po jednačini (9)

$$i_L(t) = I_0 + \frac{V_{IN}}{L} t, nT_S < t < (n+D)T_S \quad (8)$$

$$i_L(t) = I_1 + \frac{V_{IN} - V_{OUT}}{L} t, (n+D)T_S < t < (n+1)T_S \quad (9)$$

Iz jednačina (8) i (9) se vidi da se struja nalazi između I_0 i I_1 . Na osnovu oblika struje zaključuje da je srednja vrednost struje predstavlja aritmetičku sredinu krajnjih tačaka.

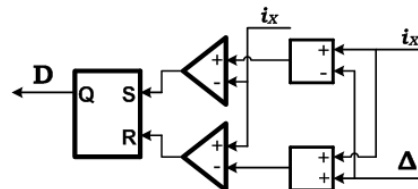


Sl. 3. Vremenski dijagrami (a) kontrolne promenljive D , (b) napona kalema i (c) struje kalema.

III. PROGRAMIRANJE STRUJE

U ovom poglavlju razmatrane su tehnike programiranja struje i to programiranje struje ograničavanjem minimalne i maksimalne vrednosti (*Hysteresis Window – Current Mode Control* (HW-CMC)) i direktno programiranje srednje vrednosti struje (*Average Current Mode Control* (ACMC)).

A. HW-CMC



Sl. 4. HW-CMC kontrola struje.

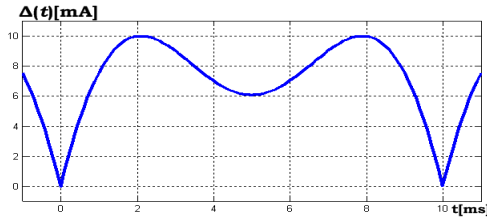
Na sl. 4 prikazana je realizacija HW-CMC kontrole. Dodavanjem i oduzimanjem Δ na proračunatu vrednost i_X^* dobijaju se dve vrednosti struje koje se kompariraju sa trenutnom strujom kalema. Pretpostavka je da je prekidač uključen. Struja pod uticajem ulaznog napona raste po jednačini (8). Kada struja i_X dostigne gornju granicu $i_X^* + \Delta$, na donjem komparatoru u kontroli generiše se jedinica koja resetuje SRlech i prekidač se isključuje. Kao posledica struja kalema počinje da opada po jednačini (9) i izlaz donjeg komparatora postaje nula. Kada struja i_X dostigne donju granicu $i_X^* - \Delta$, na gornjem komparatoru u kontroli generiše se jedinica koja setuje SRlech i prekidač

se uključuje. Struja kalemata ponovo počne da raste po jednačini (8) i izlaz gornjeg komparatora postaje nula. Ciklus se ponovo ponavlja.

Međutim, ostaje pitanje kako odabrati Δ ? Potrebno je težiti da njena vrednost bude što manja da bi talasnost struje bila mala i zbog toga manja snaga harmonika struje na multiplima prekidačke učestanosti. Kao posledica smanjuje se THD. Sa druge strane, ako je mnogo mala, struja će veoma brzo dolaziti do granica i potrebno je onda uzeti veći kalem da bi se prekidanje usporilo kako bi digitalna elektronika uspevala da isprati promene struje. Potrebno je naći kompromis između ove dve krajnosti. Pored svega, gradijent struje zavisi i od vrednosti ulaznog odnosno izlaznog napona. Usled varijacija vrednosti doći će do bržih ili sporijih prekidanja, što za posledicu ima promenljivo trajanje periode prekidanja. Negativna strana je to da se u spektru ulazne struje kao i izlaznog menja položaj harmonika na multiplima prekidačke učestanosti, što otežava filtriranje. Dakle, odabirom oblika i vrednosti Δ , potrebno je eliminisati i ovu pojavu.

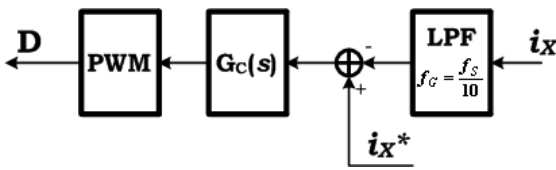
$$\Delta = \frac{V_M}{2Lf_s} \left(\left| \sin(\omega_0 t) \right| - \frac{V_M}{2V_{OUT}} (1 - \cos(2\omega_0 t)) \right) \quad (10)$$

Jednačina (10) definiše oblik i vrednosti promenljive Δ [2]. Ako usvojimo da je prekidačka učestanost 200 KHz i vrednost induktivnosti 2.5mH, što je razumna vrednost, uz poznavanje ostalih varijabli sistema ($V_M = 23\sqrt{2}$ V i $V_{OUT} = 40$ V), dobija se vremenski dijagram prikazan na sl. 5.



Sl. 5. Vremenski dijagram $\Delta(t)$.

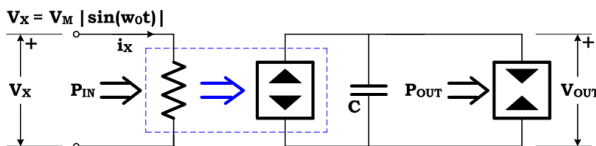
B. ACMC



Sl. 6. ACMC kontrola struje.

Na sl. 6 prikazana je realizacija ACMC. Sistem meri kontrolisanu struju i_x i usrednjava je. Na osnovu signala greške između i_x i i_x^* , a posredstvom jake negativne povratne sprege, obezbeđuje se kontrola struje. Prednost ove kontrole je što je prekidačka učestanost fiksna, međutim kontrola se ne ponaša dobro u tranzijentu kao HW-CMC.

IV. REGULACIJA IZLAZNOG NAPONA



Sl. 7. Model BOOST konvertora po prenosu energije.

Smatrajući da su vrednosti ulazne snage p_{IN} i izlazne snage p_{OUT} konstantne za vreme jedne periode odabiranja T_s , energiju kondenzatora E_C je moguće proračunati, imajući u vidu model sa sl. 7, po jednačini (11), odnosno 12 u vremenskom domenu ili (13) u Z-domenu [4]

$$T_s p_{IN} [n-1] - T_s p_{OUT} [n-1] = E_C [n] - E_C [n-1] \quad (11)$$

$$T_s \frac{V_M}{2} I_M [n-1] - T_s p_{OUT} [n-1] = E_C [n] - E_C [n-1] \quad (12)$$

$$\frac{V_M}{2} I_M (z) - P_{OUT} (z) = f_s (z-1) E_C (z) \quad (13)$$

Za potrebe kontrole najbolje je koristiti proporcionalno – integralni regulator (PI) koji je definisan jednačinom (14) u vremenskom domenu, odnosno (15) u kompleksnom domenu, gde je kp proporcionalna konstanta, a ki integralna konstanta [2], [4]

$$I_M [n] = kp(E_{REF} - E_C [n]) + ki \sum_{i=-\infty}^n (E_{REF} - E_C [i]) \quad (14)$$

$$I_M (z) = \frac{z(kp + ki) - kp}{z-1} (E_{REF} - E_C (z)) \quad (15)$$

Zamenjujući jednačinu (15) u (13) dobija se zavisnost energije kondenzatora definisane jednačinama (16), (17) i (18) u Z-domenu

$$E_C (z) = G_{E_{REF}} (z) E_{REF} + G_{P_{OUT}} (z) P_{OUT} (z) \quad (16)$$

$$G_{E_{REF}} (z) = \frac{T_s V_M}{2} \frac{z(kp + ki) - kp}{z^2 + Az + B} \quad (17)$$

$$G_{P_{OUT}} (z) = - \frac{T_s (z-1)}{z^2 + Az + B} \quad (18)$$

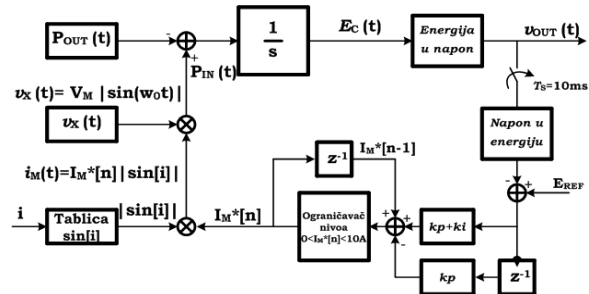
Usvajajući vrednost kondenzatora od 1 mF, a znajući da je perioda odabiranja 10 ms, dobijaju se vrednosti za kp i ki koje zadovoljavaju specifikacije, a date jednačinama (19) i (20) [3]

$$kp = 6.1481 \quad (19)$$

$$ki = 6.0264 \quad (20)$$

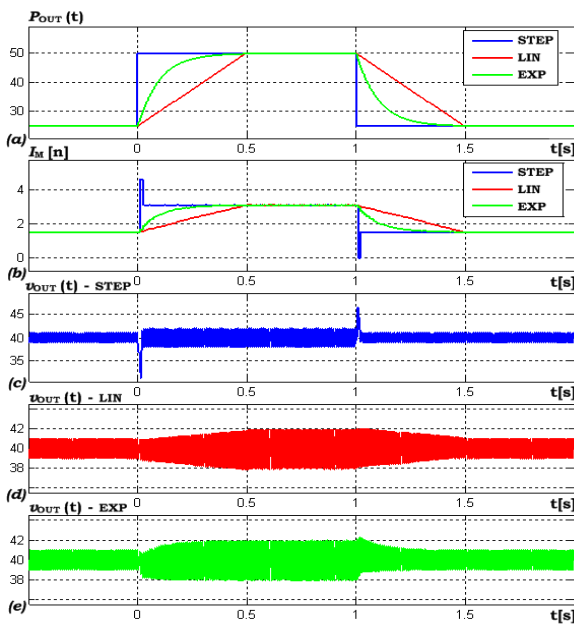
V. REZULTATI SIMULACIJA

A. Uticaj promene potrošnje na sistem – matematički model



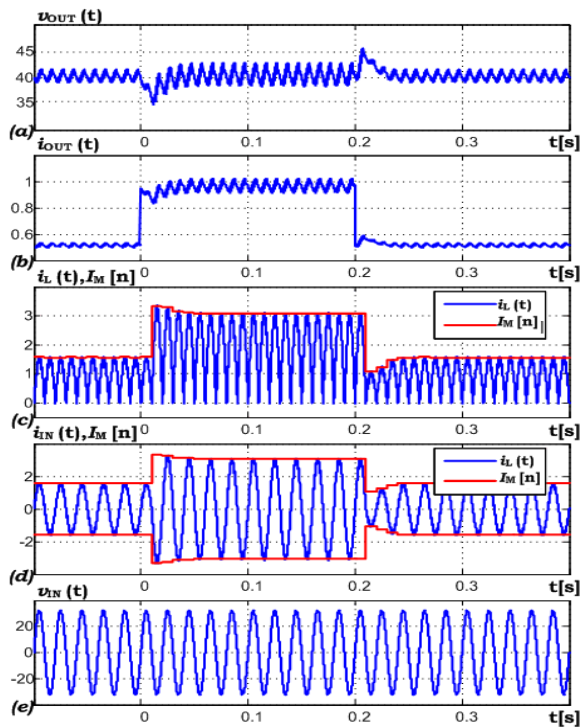
Sl. 8. Matematički model konvertora sa povratnom spregom.

Na sl.8 prikazan je matematički model korišćen pri simulaciji promene potrošnje. Sistem je definisan jednačinama (11) i (14). Na sl. 9. prikazani su vremenski dijagrami pri promeni potrošnje po odskočnom, linearnom i eksponencijalnom zakonu. Kao što se vidi sa sl. 9, sistem zadovoljava specifikacije.



Sl. 9. Vremenski dijagrami (a) izlazne snage, (b) željene vrednosti amplitude ulazne struje i izlaznog napona pri (c) odskočnoj, (d) linearnoj i (e) eksponencijalnoj promeni potrošnje.

B. Simulacija promene potrošnje na realnom modelu



Sl. 10. Vremenski dijagrami (a) izlaznog napona, (b) izlazne struje, (c) struje kalema i željene vrednosti amplitude, (d) ulazne struje i željene vrednosti amplitude i (e) ulaznog napona.

U ovom poglavlju korišćen je realan model konvertora, kod koga su uključeni paraziti efekti kao što su gubici u kalemu (modelovani serijskom otpornošću od 1Ω) i kondenzatoru (modelovani serijskom otpornošću od 0.5Ω). U simulaciju su uključeni i padovi napona na diodama koji iznose 0.8 V . Simulacija traje 0.6 s , sa tim da se nakon 0.2

s uključuje paralelna otpornost koja povećava potrošnju za 25 W . Nakon 0.4 s , potrošnja se vraća na prvobitnu vrednost, a vremenski dijagrami su prikazani na sl. 10.

U okviru simulacije je zadato i proračunavanje parametara definisanih u uvodu. Rezultati se razlikuju u zavisnosti od potrošnje i prikazani su u tabeli 1.

TABELA 1 – REZULTATI SIMULACIJE.

P_{IN}	PF	THD	η
25W	0,9999933	5,9904%	83,6343%
50W	0,9999667	3,6647%	79,4014%

Kao što se vidi iz tabele, rezultati su veoma dobri, posebno za PF koji je praktično idealan. Iako je pri projektovanju smatrano da je $\eta=1$, realni rezultati pokazuju da se sa ulaza na izlaz prenese oko 80% energije. Najveći potrošači su diode, koje kad vode imaju fiksni pad napona pri svakoj struji.

VI. ZAKLJUČAK

U radu je prikazana predložena realizacija ispravljača sa visokim faktorom snage i malim harmoniskim izobličenjem ulazne struje. Postignuto je da se poremećaji izlaznog napona eliminišu roku od 3 periode odabiranja. Na osnovu rezultata simulacija, kako na matematičkom modelu tako i na realnom modelu, može se zaključiti da je sistem zadovoljio specifikacije. Postignuto je da je PF 0.9999 , odnosno THD oko 5%. Zbog nedostataka sredstava sistem nije realizovan. Ovakav način realizacije ispravljača značajno bi pojednostavio sistem, obzirom da je za realizaciju potreban jedan mikrokontroler. Ova činjenica povećava kvalitet proizvoda, jer sistem ne zavisi od osetljivih analognih komponenti.

LITERATURA

- [1] IEEE Std 519-1992
- [2] Robert W. Ericson i Dragan Maksimović, "Fundamentals of Power Electronic", second edition, University of Colorado, Boulder, Colorado, 2001.
- [3] Vladimir D. Šviković, "Digitalno upravljanje BOOST konvertorom sa korekcijom faktora snage", diplomski rad.
- [4] Željko Đurović i Branko Kovačević, *Sistemi Automatskog Upravljanja*, Akademska misao, Beograd, 2006.

ABSTRACT

In this paper, digital control of a high power factor rectifier with low distortion of the input current is analyzed. To shape the input current waveform and to control the output voltage, a boost converter is applied. Two methods of the boost converter inductor current programming are presented. A digital controller of the output voltage is designed, which besides the output voltage control eliminates the output voltage ripple influence on the input current waveform. Design guidelines are given. Simulation results are presented.

DIGITAL CONTROL OF A RECTIFIER WITH ACTIVE INPUT CURRENT SHAPING

Vladimir D. Šviković