

Jedno rešenje podrške ispitivanju audio koderana na DSP platformi sa dva procesorska jezgra

Dorđe Petrović, Nenad Četić, Marija Tadić i Jelena Kovačević

Sadržaj — U radu je prikazana izvedba podrške režimu ispitivanja pojedinačnih blokova obrade audio koderana na jednoj klasi procesora digitalnih signala sa dva jezgra sa minimalnim resursima. Na osnovu merenja određeni su memorijski i procesorski resursi potrebni za izvedbu koderana sa podrškom režimu ispitivanja i ustanovljeno je da raspoloživi resursi jednog jezgra ne zadovoljavaju potrebe izvedbe. Cilj je bio ustanoviti način razmene podataka između osnovnog koderana na jednom jezgru i bloka za ispitivanje na drugom. Radi postizanja maksimalne efikasnosti programska podrška ciljnog koderana je izvedena u assembleru. U kratkim crtama je predstavljena struktura podrške režimu ispitivanja koderana, dok su blokovi zaduženi za sinhronizaciju detaljnije predstavljene.

Ključne reči — DSP (procesor digitalnih signala; obrada digitalnih signala), audio koder, sinhronizacija, ispitivanje, višejezgarno programiranje

I. UVOD

PRI izvedbi programske podrške koderana, kao i bilo koje druge programske podrške na DSP platformi sa aritmetikom fiksnog zarez, javlja se problem pronalazanja, klasifikacije i otklanjanja grešaka. Greške mogu da budu uvedene korišćenjem aritmetike fiksnog zarez ili greškama u izvedbi. Drugi problem je određivanje koliko grešku prvog tipa uvodi koji blok obrade, kako bi se eventualno primenila tehnika obrade dvostruke preciznosti, kao i određivanje u kom se tačno bloku obrade uvodi greška drugog tipa. Radi automatizacije ovih analiza, ubrzanja izvedbe i smanjenja verovatnoće uvođenja ljudske greške pri analizi, može se pristupiti projektovanju podrške za analizu preciznosti i ispravnosti svakog bloka pojedinačno [1].

Rad je podeljen na sledeće celine:

I deo: Opis strukture podrške režimu ispitivanja koderana, zajedno sa zahtevima u pogledu komunikacije sa programskom podrškom na računaru, problemima koje ti zahtevi uvode i u ostatku rada razmotren način rešavanja tih problema, kao i uopšten opis toka podataka kroz celokupan sistem.

II deo: Kratak opis ograničenja u pogledu resurasa ciljne

Ovaj rad je delimično finansiran od Ministarstva za nauku Republike Srbije, projekat I2004, od 2008. god.

Dorđe Petrović, Novi Sad, Srbija; (telefon: 381-64-2574103; e-mail: djordje.v.petrovic@rt-sp.com).

Nenad Četić, Novi Sad, Srbija; (e-mail: nenad.cetic@rt-sp.com).

Marija Tadić, Novi Sad, Srbija; (e-mail: marija.tadic@rt-sp.com).

Jelena Kovačević, Fakultet tehničkih nauka u Novom Sadu, Srbija, (e-mail: jelena.kovacevic@rt-sp.com)

platforme i njihovog iskorišćenja i opis nekih njenih pogodnosti.

III deo: Detaljno razmatranje izvedbe protokola razmene podataka, kako između programske podrške na računaru i DSP-a, tako i između modula na pojedinačnim jezgrima istog. Ovde je takođe predstavljeno rešenje problema sinhronizacije jezgara.

IV deo: Opis procesa provere ispravnosti rada podrške režimu ispitivanja i samog koderana.

II. STRUKTURA PODRŠKE REŽIMU ISPITIVANJA KODERANA

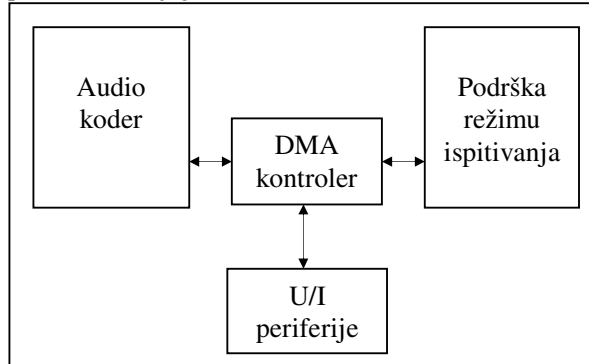
Koder je projektovan tako da ima dva režima rada: radni i režim ispitivanja. U radnom režimu, sistem vrši kodovanje ulaznog audio signala. Režim ispitivanja je uveden kako bi se lako uočavale i otklanjale eventualne greške u procesu kodovanja audio podataka. Predviđeno je ispitivanje svakog bloka obrade ponaosob, da bi se uzrok greške identifikovao i lokalizovao.

Kao podrška sa strane računara korišćenog pri ispitivanju razvijena je programska podrška za komunikaciju sa koderom u režimu ispitivanja i ocenu rezultata ispitivanja. Ova komunikacija se zasniva na razmeni ispitnih paketa, a ne audio tokova, pa ne postoji zahtev za rad u realnom vremenu, tj. resursi obrade nisu problem. Glavni problemi pri izvedbi ovog koderana su kako preklapati memorijske resurse i izvesti ulaznu sprežnu memorijsku strukturu za okvir podataka od 9.216 reči u radnom režimu i naći prostora za izvedbu podrške režimu ispitivanja. Pod preklapanjem memorijskih resurasa se podrazumeva iskorišćavanje istih memorijskih lokacija za različite logičke blokove u različitim koracima obrade.

Pri projektovanju podrške režimu ispitivanja referentnog koderana, projektant nije uzeo u obzir eventualnu izvedbu istog na DSP platformi sa vrlo oskudnim memorijskim resursima, pa je sintaksa razmene podataka između programske podrške za ispitivanje i koderana vrlo složena. Specifični zahtevi u vezi sa formatom ulaznih i izlaznih ispitnih paketa, nametnuti od strane programske podrške za ispitivanje na računaru, znatno usložnjavaju izvedbu modula za razmenu pomenutih paketa na strani DSP-a, kao i proces podešavanja koderana na osnovu njih.

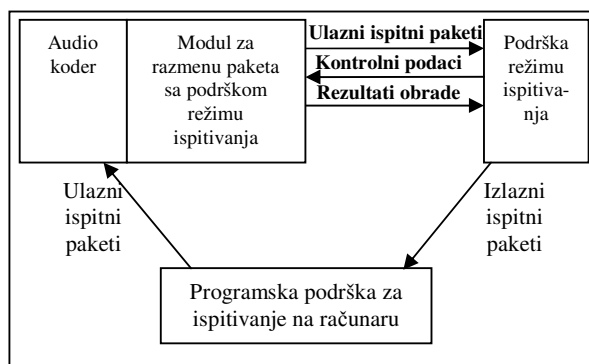
Zbog složenosti, koja proističe iz raznolikosti ispitnih podataka u pogledu širine u bitima i načina predstave u samoj izvedbi koderana, za pomenuti modul nema mesta na jezgru na kome je već izveden koder. Stoga se pribeglo izvedbi podrške režimu ispitivanja na drugom jezgru, uz sve probleme u pogledu dinamike protoka podataka između jezgara i sinhronizacije njihovog rada. Uopštena

organizacija kodera u režimu ispitivanja na dva jezgra je prikazana na dijagramu na Sl. 1.



Sl. 1. Uopšten prikaz kodera sa režimom ispitivanja na DSP platformi sa dva jezgra.

Kada je koder u režimu ispitivanja, on na ulazu ne očekuje nekompresovani audio signal, već posebno formatirane pakete ispitnih podataka. Po prijemu i prepoznavanju, ovi paketi se prosleđuju bloku podrške režimu ispitivanja na drugom jezgru. Tu se paketi dekoduju i preuzimaju se podaci o vrsti zahtevanog ispitivanja, kao i o tome koji se blokovi obrade kodera ispituju, u kom su formatu ispitni podaci i sami podaci. Dalje se ispitni podaci vraćaju koderu, sa naznakama u koje blokove memorije treba da budu smešteni i koji blokovi obrade kodera treba da budu pokrenuti. Po završetku rada tih blokova obrade, koder preuzima rezultate obrade iz ciljnih memorijskih blokova i prosleđuje ih drugom jezgru, gde se ovi pakuju u izlazne pakete zajedno sa podacima o ispitivanju. Izlazni paketi se dalje šalju preko izlaznih periferija radi ocene rezultata ispitivanja od strane programske podrške za ispitivanje, koja se nalazi na računaru. Opisani protokol razmene informacija na logičkom nivou je prikazan na Sl. 2.



Sl. 2. Logički prikaz protokola.

Modul na Sl. 2., označen kao podrška režimu ispitivanja, je bilo moguće izvesti za izvršavanje na ispitnom računaru. Ovaj modul pretvara složene ispitne pakete u jednostavnije, pogodnije za raspakivanje od strane kodera na DSP-u (tj. njegovog modula za razmenu paketa sa podrškom režimu ispitivanja). Takav pristup bi uklonio potrebu za korišćenjem oba jezgra i pojednostavio izvedbu, ali je onemogućen zbog toga što je jedan od

uslova za sertifikaciju kodera da režim ispitivanja bude podržan u konačnoj verziji. Ipak, audio koder je izveden tako da je u radnom režimu nezavisan od modula za podršku režimu ispitivanja. Ovo znači da je nakon sertifikacije kodera moguće osloboditi resurse zauzete od strane podrške režimu ispitivanja. Takođe je bitno naglasiti da koderski deo sistema (modul audio koder na Sl. 2.) mora da bude identičan u radnom i režimu ispitivanja.

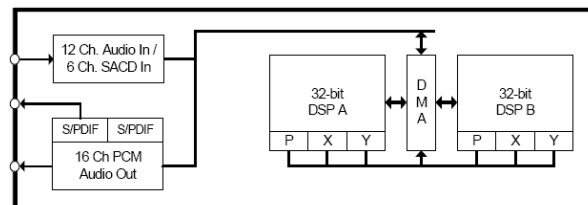
III. CILJNA DSP PLATFORMA

Platforma na kojoj je izveden koder ima dva DSP jezgra, DSPA i DSPB, od kojih svako ima po 8k reči programske memorije i 150 MIPS-a (miliona instrukcija u sekundi) kapaciteta obrade. DSPA i DSPB jezgro imaju zasebne RAM i ROM memorijske zone. Širina reči svake od memorijskih zona je 32 bita. Tabela 1. daje karakteristike RAM memorijskih zona podataka X i Y[2].

TABELA 1: MEMORIJSKE ZONE CILJNE PLATFORME

Memorijska zona	DSPA	DSPB
X	16k SRAM	10k SRAM
Y	24k SRAM	16k SRAM

Za prenos podataka unutar i između jezgara, kao i raznih periferija, koristi se DMA kontroler (kontroler za direktan pristup memoriji) sa 12 kanala koji ima do 6 programabilnih prekidnih rutina po kanalu i programabilne intervale opsluživanja. Organizacija funkcionalnih jedinica, od interesa za ovaj rad je prikazana na Sl.3 [2].



Sl. 3. Funkcionalne jedinice ciljne DSP platforme.

Koder predstavlja izlaznu komponentu sistema, pa mu je, u opštem slučaju, mesto na B jezgru. Ipak, ovaj koder zauzima 13.497 reči u X i 19.620 reči u Y memoriji, dok sam operativni sistem zauzima 4.096 reči za sprežne memorijske strukture u Y memoriji. Stoga je koder morao biti izveden na A strani. Uporedni prikaz iskorišćenja resurasa A i B jezgra je dat u tabeli 2.

TABELA 2: ISKORIŠĆENJE RESURASA DSP-A

Memorijska zona		DSPA	DSPB
PMEM	Iskorišćeno	7.548 reči	925 reči
	Dostupno	644 reči	6.865 reči
XMEM	Iskorišćeno	13.497 reči	2.438 reči
	Dostupno	2.887 reči	7.802 reči
YMEM	Iskorišćeno	23.716 reči	0 reči
	Dostupno	860 reči	16.384 reči

IV. PROTOKOL RAZMENE PODATAKA

A. Ispitni paketi i rezultati ispitivanja

Sintaksa ulaznih i izlaznih ispitnih paketa je ista, pa se u modulu za podršku režimu ispitivanja koristi jedan memorijski blok za ispitne pakete. Ovi paketi sadrže redom: veličinu paketa, identifikacioni broj vrste ispitivanja, kôd greške u samom koderu, širinu pojedinačnog podatka u bitima, dimenzije vektora podataka, indekse podataka unutar ciljnog memorijskog bloka po dimenzijama, način predstave podataka (celobrojni, realni u fiksnom zarezu) i sam vektor podataka. Treba imati u vidu da se ovde pod podacima podrazumevaju kako nekompresovani audio podaci, tako i međupodaci pri samoj obradi audio signala i kontrolne promenljive potrebne u međukoracima obrade, koje se u radnom režimu izvode iz prethodnih koraka obrade.

B. Kontrolni podaci

Paketi kontrolnih podataka sadrže informacije spakovane tako da koder treba samo da smesti podatke u odgovarajuće memorijske blokove, bez obaziranja na dimenzije ulaznog vektora, pomeranja i normalizaciju odbiraka, tj. na informacije implicitne u samoj izvedbi. Ovi paketi mogu da sadrže informacije o podacima za smeštanje u memorijske blokove koder, informacije o memorijskim blokovima koje treba čitati ili informacije o bloku obrade koji treba izvršiti.

Paket ulaznih podataka redom sadrži tip paketa, indeks memorijskog bloka u koji treba upisati ulazne podatke, broj memorijskih lokacija za pisanje i vektor podataka koji treba upisati

Paket izlaznih podataka sadrži tip paketa, indeks memorijskog bloka iz kojeg treba čitati podatke i broj memorijskih lokacija za čitanje.

Paket za izvršavanje bloka obrade sadrži tip paketa i indeks bloka obrade u programskoj memoriji koji treba izvršiti.

C. Rezultati obrade

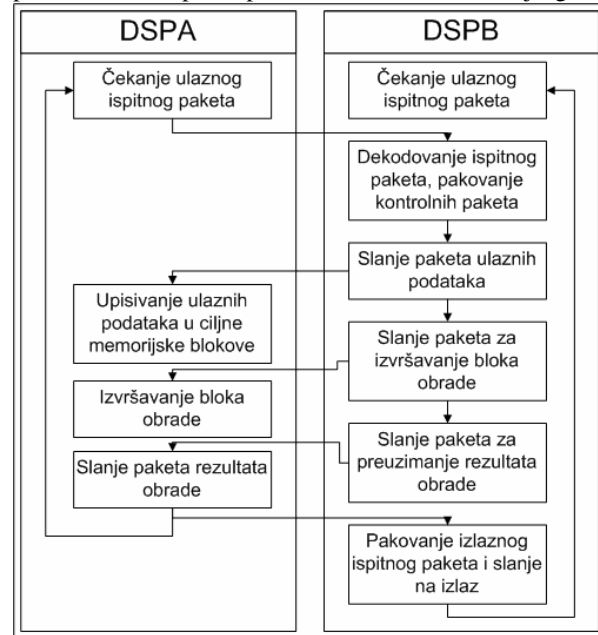
Po završetku obrade, koder preuzima indeks izlaznog bloka memorije iz pristiglog paketa, preuzima rezultate obrade iz odgovarajućeg bloka i šalje ih kao vektor podršci režimu ispitivanja.

D. Sinhronizacija modula

Prilikom izvedbe gore navedenog načina razmene podataka javio se problem dinamike sistema. Da bi se prevazišao ovaj problem, pristupilo se izvedbi koder na jednom i podrške režimu ispitivanja na drugom jezgru, kao jednog automata. Time se omogućio sinhronizovan rad sistema, obustavljanje rada modula u tekućem stanju dok se ne pojave podaci neophodni za obradu u sledećem stanju. Dijagram prelaza stanja sistema je prikazan na Sl. 4 [3].

Za prenos podataka sa jednog jezgra na drugo se koriste dva kanala DMA kontrolera i definisane su dve prekidne rutine. Jedan kanal služi za prenos prethodno opisanih kontrolnih paketa sa jezgra B na jezgro A, a drugi za

prenos ulaznih ispitnih paketa i rezultata obrade sa jezgra



Sl. 4. Dijagram prelaza stanja sistema u režimu ispitivanja

A na jezgro B. Radi izvedbe prenosa putem ovih kanala, na oba jezgra je bilo neophodno zauzeti posebne memorijske blokove, iz kojih se jedinice podataka šalju i u koje se primaju preko DMA kontrolera. Takođe je bilo neophodno zauzeti memorijske blokove za lokalnu pripremu paketa za slanje na izlazne periferije na jezgru B i one za lokalno skladištenje preuzetih paketa podataka na oba jezgra. Blok za prijem ulaznih ispitnih paketa na A strani je preklapljen sa ulaznim sprežnim memorijskim blokom, što ne izaziva sukob sa blokovima obrade koder koji koriste pomenuti ulazni blok, jer je ulazni ispitni paket potreban samo za vreme njegovog slanja podršci na B jezgru.

Gore pomenute jedinice podataka maksimalne veličine 256 reči su uvedene radi manjeg zauzeća memorije podataka za DMA prenos. Format jedinice je jednostavan: prva reč sadrži broj korisnih reči jedinice i same podatke. Jedinica bez korisnih podataka, a sa rečju veličine nula, se koristi kao sinhronizaciona reč, tj. obaveštenje određižnom modulu da je slanje paketa završeno.

Prekidna rutina koja se poziva po isporuci jedne jedinice podataka proverava veličinu jedinice i ukoliko je ova nula, poziva rutinu za obradu paketa. Ukoliko je reč veličine jedinice nenula, podaci koji je slede se premeštaju u memorijski blok rezervisan za paket. Rutina za obradu paketa identifikuje paket i na osnovu njegovog tipa preuzima dalji tok akcija. Ove akcije na A strani mogu da budu:

- premeštanje podataka iz paketa u indeksirani određižni blok koder,
- pokretanje bloka obrade indeksiranog u paketu ili
- premeštanje rezultata obrade iz indeksiranog memorijskog bloka u onaj rezervisan za paket.

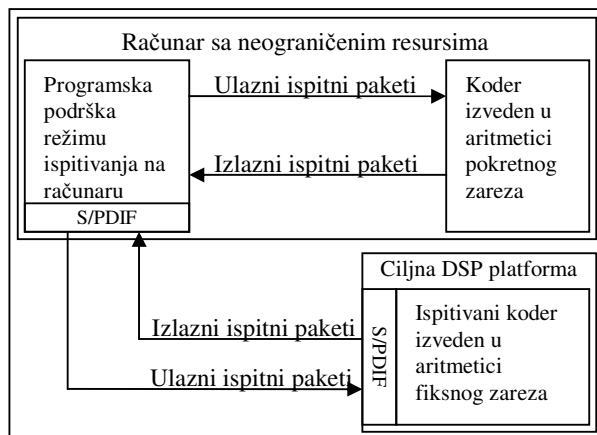
Moguće akcije na B strani uključuju:

- dekodovanje ulaznog ispitnog paketa i slanje kontrolnih paketa A strani i
- prijem i pakovanje rezultata obrade i pomoćnih podataka u izlazni ispitni paket i njegovo slanje na izlazne periferije.

V. PROVERA ISPRAVNOSTI RADA

A. Ispitna postava

Za proveru ispravnosti koderu u režimu ispitivanja, korišćena je već pomenuta programska podrška za ocenu rezultata ispitivanja, kojom se koderu zadaju parametri kodovanja i niz ulaznih ispitnih vektora sastavljenih od ispitnih paketa. Ova podrška čeka izlazne ispitne pakete, preuzima ih i poredi sa onima dobijenim od referentnog koderu izvedenog za računar sa neograničenim resursima, a u aritmetici pokretnog zarez, radi što veće moguće preciznosti. Poređenjem se dobija ocena najveće greške (u bitima) ispitivanog bloka obrade u odnosu na referentni blok obrade. Rezultati ocene greške se dalje porede sa kriterijumom greške određenim za svako ispitivanje ponaosob, a u skladu sa zahtevima psihoakustike. Ukoliko je kriterijum zadovoljen, ispitivanje ima pozitivan ishod. Fizička organizacija ispitne postave je prikazana na Sl. 5.



Sl. 5. Fizička organizacija ispitne postave izvedenog koderu

B. Ispitni slučajevi

Ispitni slučajevi pokrivaju blokove obrade kao što su niskopropusni filter, blok za otkrivanje tranzijenata, blokovi transformacija iz vremenskog u frekventni domen, izračunavanje eksponenata, alokacija bita, kvantizacija mantisa itd.

Neki ispitni slučajevi imaju fleksibilne kriterijume (dozvoljena greška ide i do 2^{-14}), npr. ispitivanje blokova koji rade u vremenskom domenu i kao rezultat daju odbirke. S druge strane, neki traže tačnost u bit sa

referentnim koderom, kao što su ispitivanja blokova koji su zaduženi za izračunavanje kontrolnih promenljivih na nivou celog okvira (indeks bloka podataka u kome je najjači tranzijent, režim audio kodovanja i drugih) ili pakovanje podataka u izlazni tok bita.

C. Rezultati ispitivanja

Nakon izvršenja svakog ispitnog slučaja, programska podrška za ispitivanje je napravila detaljan izveštaj o ispitivanju koji sadrži podatke o razlikama između rezultata ispitivanog i referentnog koderu i pozitivnom ishodu ispitivanja. Ovim je potvrđena ispravnost rada bitnijih blokova obrade izvedenog koderu.

D. Zaključak

Predložena izvedba podrške režimu ispitivanja rada audio koderu omogućava ubrzanje procesa otkrivanja grešaka prilikom izvedbe koderu, kao i samu izvedbu. Rešenje je fleksibilno u pogledu iskorišćenja resurasa DSP-a, jer je potpuno nezavisno od samog koderu i moguće je ukloniti ga nakon uspešne verifikacije. Nakon uklanjanja, moguće je iskoristiti slobodno jezgro DSP-a za programske podrške za predobradu nekodovanog audio toka.

Dalji razvoj bi mogao da bude u pravcu poopštenja i standardizacije rešenja radi primene na druge DSP algoritme i razvoja poopštene programske podrške na strani ispitnog računara.

LITERATURA

- [1] Eric Mouchel La Fosse, "A Structured Testing Approach for DSP Software," ats,pp.131, Seventh Asian Test Symposium (ATS'98), 1998.
- [2] Cirrus Logic (2008, June) *CS4953xx Data Sheet* Available: <http://www.cirrus.com>
- [3] R. Pečkai-Kovač, M. Ačanski, Dejan Sajić, Jelena Kovačević, „Jedna realizacija sistemske programske podrške za audio dekodere visoke definicije na platformi sa ograničenim resursima”, ETRAN 2008.

ABSTRACT

This paper is an overview of an implementation of an individual processing block testing mode for an audio encoder on a DSP with two cores. Analyses of memory and processing resource requirements of the encoder have shown that a single core of the used DSP cannot meet these demands. The goal of this paper is to describe a data exchange protocol between the encoding module on the first DSP core, and the testing module on the second one. For maximum efficiency regarding memory and MIPS consumption, the encoder is implemented in platform-specific assembly. A general review of the testing module is given, as well as a more detailed one of the synchronization and the protocol.

An implementation of a testing mode of an audio encoder on a DSP platform

Dorđe Petrović, Nenad Četić, Marija Tadić i Jelena Kovačević